

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-341444

(43)Date of publication of application : 10.12.1999

(51)Int.Cl.

H04N 7/01

(21)Application number : 10-148979

(71)Applicant : MATSUSHITA ELECTRIC IND
CO LTD

(22)Date of filing : 29.05.1998

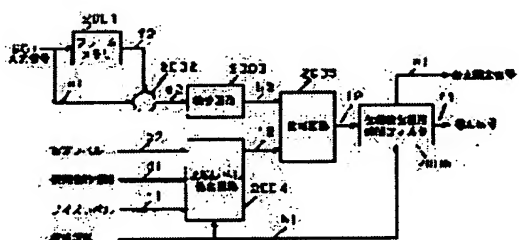
(72)Inventor : OKUMURA NAOJI
TERAI KATSUMI
NIO HIROSHI

(54) TELEVISION RECEIVER

(57)Abstract:

PROBLEM TO BE SOLVED: To allow the television receiver to detect a telecine video signal even when the signal includes much noise and to prevent a conventional signal not being a telecine video signal from being mis-detected as the telecine video signal by detecting an amount of noise in an input video signal and controlling a comparison level for film mode detection in response to the noise amount.

SOLUTION: A film mode detection circuit detects whether or not an input signal is a telecine video signal and provides outputs of a still signal e1 and a correction signal f1. A subtractor circuit 2002 subtracts a signal f2 delayed by one frame at a frame memory 2001 and the input signal a1 in the unit of pixels, an integration circuit 2003 integrates the frame difference information within a field, and a comparator circuit 2005 applies binary processing to an output of the integration circuit 2003. A comparison level generating circuit 2004 generates comparison level i2 for the binary processing. The comparison level generating circuit 2004 receives a noise level c1 included in the input signal a1 and a setting level e2 and provides a high level output as the comparison level i2.



T'-----SPT0)

LEGAL STATUS

BEST AVAILABLE COPY

[Date of request for examination] 06.06.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-341444

(43) 公開日 平成11年(1999)12月10日

(51) Int.Cl.⁹

H 0 4 N 7/01

識別記号

F I

H 0 4 N 7/01

G

審査請求 未請求 請求項の数 9 O L (全 9 頁)

(21) 出願番号 特願平10-148979

(22) 出願日 平成10年(1998) 5 月29日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 奥村 直司

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 寺井 克美

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 仁尾 寛

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

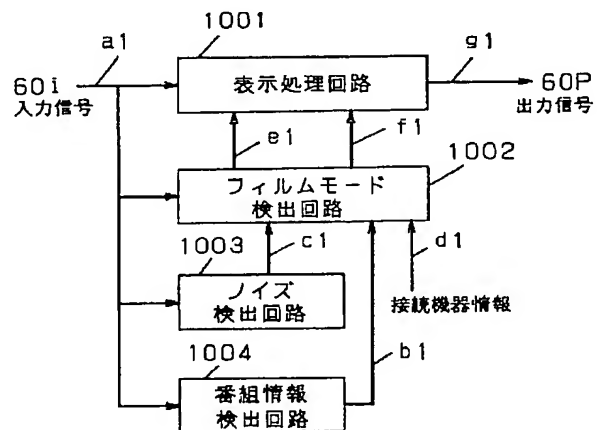
(74) 代理人 弁理士 滝本 智之 (外1名)

(54) 【発明の名称】 テレビジョン受像機

(57) 【要約】

【課題】 ノイズの多い信号でもテレビジョン映像信号であるということが検出でき、またテレビジョン映像信号でない通常信号のときはテレビジョン映像信号と誤検出しないテレビジョン受像機を提供する。

【解決手段】 入力映像信号のノイズ量を検出するノイズ検出回路を備え、その量に応じてフィルムモード検出の比較レベルをコントロールすることでノイズの多い信号でもテレビジョン映像信号の検出ができる。



【特許請求の範囲】

【請求項1】 インターレース走査構造の入力映像信号を倍速走査のノンインターレース走査構造に変換し表示するテレビジョン受像機において、前記入力映像信号からフィルムモードを検出する際、前記入力映像信号のノイズ量を検出しその量に応じてフィルムモード検出の比較レベルのコントロールを行うことを特徴とするテレビジョン受像機。

【請求項2】 インターレース走査構造の入力映像信号を倍速走査のノンインターレース走査構造に変換し表示するテレビジョン受像機において、前記入力映像信号のフレーム差を求めその絶対値を積分する積分回路と、前記入力映像信号のノイズ量を検出するノイズ検出回路と、ある設定レベルを前記ノイズ検出回路の出力信号によってコントロールする比較レベル発生回路と、前記積分回路の出力と前記比較レベル発生回路の出力を比較する比較回路と、インターレース信号から倍速ノンインターレース信号に変換する表示処理回路をコントロールする信号を前記比較回路の出力から発生する位相検出回路及び時間フィルタとを具備することを特徴とするテレビジョン受像機。

【請求項3】 インターレース走査構造の入力映像信号を倍速走査のノンインターレース走査構造に変換し表示するテレビジョン受像機において、前記入力映像信号からフィルムモードを検出する際、前記入力映像信号から番組情報を検出し、その内容に応じてフィルムモード検出の比較レベルのコントロールを行うことを特徴とするテレビジョン受像機。

【請求項4】 インターレース走査構造の入力映像信号を倍速走査のノンインターレース走査構造に変換し表示するテレビジョン受像機において、前記入力映像信号のフレーム差を求めその絶対値を積分する積分回路と、前記入力映像信号から番組情報を検出する番組情報検出回路と、ある設定レベルを前記番組情報検出回路の出力信号によってコントロールする比較レベル発生回路と、前記積分回路の出力と前記比較レベル発生回路の出力を比較する比較回路と、インターレース信号から倍速ノンインターレース信号に変換する表示処理回路をコントロールする信号を前記比較回路の出力から発生する位相検出回路及び時間フィルタとを具備することを特徴とするテレビジョン受像機。

【請求項5】 インターレース走査構造の入力映像信号を倍速走査のノンインターレース走査構造に変換し表示するテレビジョン受像機において、前記入力映像信号からフィルムモードを検出する際、前記入力映像信号から番組情報を検出しその内容に応じてフィルムモード検出を禁止、または検出の時定数をコントロールすることを特徴とするテレビジョン受像機。

【請求項6】 インターレース走査構造の入力映像信号を倍速走査のノンインターレース走査構造に変換し表示

するテレビジョン受像機において、前記入力映像信号のフレーム差を求めその絶対値を積分する積分回路と、前記積分回路の出力とある設定レベルを比較する比較回路と、前記入力映像信号から番組情報を検出する番組情報検出回路と、インターレース信号から倍速ノンインターレース信号に変換する表示処理回路をコントロールする信号を前記比較回路の出力から発生する位相検出回路及び時間フィルタとを具備し前記番組情報検出回路の出力信号によって前記位相検出回路及び時間フィルタを制御し検出動作を禁止、またはコントロールすることを特徴とするテレビジョン受像機。

【請求項7】 インターレース走査構造の入力映像信号を倍速走査のノンインターレース走査構造に変換し表示するテレビジョン受像機において、前記入力映像信号からフィルムモードを検出する際、外部からの接続機器情報に応じてフィルムモード検出の比較レベルのコントロールを行うことを特徴とするテレビジョン受像機。

【請求項8】 インターレース走査構造の入力映像信号を倍速走査のノンインターレース走査構造に変換し表示するテレビジョン受像機において、前記入力映像信号のフレーム差を求めその絶対値を積分する積分回路と、ある設定レベルを外部からの接続機器情報によってコントロールする比較レベル発生回路と、前記積分回路の出力と前記比較レベル発生回路の出力を比較する比較回路と、インターレース信号から倍速ノンインターレース信号に変換する表示処理回路をコントロールする信号を前記比較回路の出力から発生する位相検出回路及び時間フィルタとを具備することを特徴とするテレビジョン受像機。

【請求項9】 前記比較レベル発生回路がレベルコントロール回路と値が急激に変化しないようにするための時間フィルタで構成されてることを特徴とする請求項2、4、8のテレビジョン受像機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、映像信号に対して走査線変換を行うテレビジョン受像機（H04N）に関するものである。

【0002】

【従来の技術】近年、ハイビジョンテレビも普及しそれと共に現行放送のNTSC信号に対する高画質化の要求も高く、その高画質化の手段の一つとしてインターレース信号のNTSC信号をノンインターレース信号に変換し倍速で表示する走査線変換技術は良く知られている。また2-3プルダウン方式で形成されたテレシネ映像信号を検出し高画質に表示することも考えられている。

（たとえば特開平4-40788号公報「テレビジョン受信機」参照）

従来の2-3プルダウン方式で形成されたテレシネ映像信号を検出し高画質に表示するテレビジョン受像機を

図面を参照しながら説明する。図6は従来のテレビジョン受像機のブロック図、図7は従来のフィルムモード検出回路のブロック図である。また、図3、図4はその動作を説明する波形図、図5はインターレース信号をノンインターレース信号に変換する表示処理回路のブロック図である。

【0003】図6において1001は入力されるインターレース信号をノンインターレース信号に変換する表示処理回路、6001はフィルムモード検出回路である。図7において2001はフレームメモリ、2002は減算回路、2003は積分回路、2005は比較回路、7001は位相検出回路及び時間フィルタである。図5において5001、5002はフィールドメモリ、5003は動き検出回路、5004は動画処理回路、5005はMIX回路、5006は切換回路、5007は倍速処理回路である。

【0004】以上のように構成されたテレビジョン受像機について、その動作について説明する。図6において入力された映像信号(a1)は表示処理回路1001とフィルムモード検出回路6001に入力される。フィルムモード検出回路6001では入力された映像信号が2-3プルダウン方式で形成されたテレシネ映像信号であるかを検出する。そして表示処理回路1001においてフィルムモード検出回路6001の出力信号である静止固定信号(e1)、補正信号(f1)を用い入力映像信号(a1)であるインターレース信号から倍速のノンインターレース信号(g1)に変換し出力する。

【0005】図3、図4、図7を参照しながらフィルムモード検出回路6001の動作について詳細に説明する。図7において入力された映像信号(a1)とフレームメモリ2001で1フレーム遅延した信号(f2)の減算を減算回路2002において画素単位で行い出力する(g2)。そして積分回路2003で絶対値をとりフレーム差情報をフィールド内で積分し出力する(h2)。

【0006】入力された映像信号(a1)が2-3プルダウン方式で形成されたテレシネ映像信号であるときには、図4のように5フィールドに一度同じ信号が伝送されるため積分回路の出力信号(h2)は5フィールドに一度「0」となることが判る。また「0」以外のフィールドの値は検出としてフレーム差分を用いているため図3のように動きの大きい映像のときは大きな値となり、動きの小さい映像のときは小さな値となる。また完全に静止している映像では「0」となる。

【0007】次に比較回路2005では積分回路2003の出力信号(h2)を2値化するために設定レベル(e2)と比較され出力される(j2)。この設定レベル(e2)は先述したように動きの小さい映像でも検出できるようにできるだけ小さな値を設定することになる。次に位相検出回路及び時間フィルタ7001において、比較回路2005の出力信号(j2)から先述した

5フィールドに一度「0」になっているかを検出しさらに時間フィルタを行い安定動作とし、検出できたときは静止固定信号(e1)としてハイレベルを出力する。

【0008】また、補正信号(f1)として5フィールド周期のパターンを図4のように出力する。テレシネ映像信号でない通常の信号では5フィールド周期のパターンが検出されないため静止固定信号(e1)はローレベルを出力し、補正信号(f1)はハイレベルが出力されることとなる。

【0009】さらに図5、図4を用いて表示処理回路1001の動作を説明する。まず通常信号のインターレース信号からノンインターレース信号への変換動作について説明する。入力された信号(a1)はフィールドメモリ5001、5002で各々1フィールド遅延され1フレーム遅延の信号(c5)となる。次に動き検出回路5003において入力信号(a1)とフレーム遅延信号(c5)から入力信号(a1)の動き量を検出し出力する(d5)。

【0010】また同時に動画処理回路5004において垂直ラインの補間処理などを行い動画補間ライン信号(e5)を得る。そしてMIX回路5005において1フィールド遅延信号(b5)(静止処理信号)と動画補間ライン信号(e5)を動き量(d5)を用いて加重平均を行い出力する(f5)。このとき静止固定信号(e1)はローレベルになっている。次に切換回路5006において補正信号(f1)がハイレベルのため動画処理回路5004の内部で1ライン遅延した信号(g5)が出力される(h5)。

【0011】最後に倍速処理回路5007においてMIX回路5005の出力信号(f5)と切換回路5006の出力信号(h5)を倍速に変換し、ライン単位で切換を行い倍速のノンインターレース信号として出力する(i5)。

【0012】次に2-3プルダウン方式で形成されたテレシネ映像信号のときの動作を説明する。フィルムモード検出回路6001でテレシネ映像信号と検出したときは静止固定信号(e1)がハイレベルとして出力されるためMIX回路5005では静止固定信号(e1)がハイレベルのときは静止固定処理となり、1フィールド遅延信号(b5)がそのまま出力される(f5)。

【0013】また、切換回路5006において補正信号(f1)がハイレベルのときは出力信号(h5)として動画処理回路5004の内部で1ライン遅延した(g5)を出力し、ローレベルの時は1フレーム遅延信号(c5、f2)が出力される。説明を容易にするためメモリの構成を表示処理回路1001とフィルムモード検出回路6001で共用しない構成としているため、フレーム遅延信号は図7では(f2)、図5では(c5)となっている。上記処理により倍速処理後の出力信号(i5)は図4のように出力されることとなる。

【0014】

【発明が解決しようとする課題】しかしながら上記の様な構成ではノイズの多い信号では図8のようにフレーム差分が「0」にならず比較レベル(e2)より大きな値となりその結果としてテレビネ映像信号であるということが検出できないという課題があった。またテレビネ映像信号でない通常信号であってもテレビネ映像信号と誤検出することがあるという課題もあった。

【0015】

【課題を解決するための手段】上記課題を解決するために、本発明のテレビジョン受像機は、ノイズ検出回路と比較レベル発生回路を備え、ノイズの多い信号でもテレビネ映像信号を検出でき、通常信号で誤動作ないことを特徴とするテレビジョン受像機を提供するものである。

【0016】

【発明の実施の形態】上記課題を解決するために、請求項1記載の発明は、入力映像信号のノイズ量を検出するノイズ検出回路を備え、その量に応じてフィルムモード検出の比較レベルをコントロールすることでノイズの多い信号でもテレビネ映像信号の検出ができる。

【0017】請求項2記載の発明は、入力映像信号のフレーム差を求めその絶対値を積分する積分回路と、前記入力映像信号のノイズ量を検出するノイズ検出回路と、ある設定レベルを前記ノイズ検出回路の出力信号によってコントロールをおこなう比較レベル発生回路と、前記積分回路の出力と前記比較レベル発生回路の出力を比較する比較回路と、インターレース信号から倍速ノンインターレース信号に変換する表示処理回路をコントロールする信号を前記比較回路の出力から発生する位相検出回路及び時間フィルタを具備することでノイズの多い信号でもテレビネ映像信号の検出ができる。

【0018】請求項3記載の発明は、入力映像信号からフィルムモードを検出する際、前記入力映像信号から番組情報を検出しその内容に応じてフィルムモード検出の比較レベルのコントロールを行うことで通常信号での誤検出を防ぐことができる。

【0019】請求項4記載の発明は、入力映像信号のフレーム差を求めその絶対値を積分する積分回路と、前記入力映像信号から番組情報を検出する番組情報検出回路と、ある設定レベルを前記番組情報検出回路の出力信号によってコントロールする比較レベル発生回路と、前記積分回路の出力と前記比較レベル発生回路の出力を比較する比較回路と、インターレース信号から倍速ノンインターレース信号に変換する表示処理回路をコントロールする信号を前記比較回路の出力から発生する位相検出回路及び時間フィルタとを具備することで通常信号での誤検出を防ぐことができる。

【0020】請求項5記載の発明は、入力映像信号からフィルムモードを検出する際、前記入力映像信号から番組情報を検出しその内容に応じてフィルムモード検出を

禁止したり、検出の時定数をコントロールすることで通常信号での誤検出を防ぐことができる。

【0021】請求項6記載の発明は、入力映像信号のフレーム差を求めその絶対値を積分する積分回路と、前記積分回路の出力とある設定レベルを比較する比較回路と、前記入力映像信号から番組情報を検出する番組情報検出回路と、インターレース信号から倍速ノンインターレース信号に変換する表示処理回路をコントロールする信号を前記比較回路の出力から発生する位相検出回路及び時間フィルタとを具備し前記番組情報検出回路の出力信号によって前記位相検出回路及び時間フィルタを制御し検出動作を禁止したり、検出の時定数をコントロールすることで通常信号での誤検出を防ぐことができる。

【0022】請求項7記載の発明は、入力映像信号からフィルムモードを検出する際、外部からの接続機器情報に応じてフィルムモード検出の比較レベルをコントロールすることで通常信号での誤検出を防ぐことができる。

【0023】請求項8記載の発明は、入力映像信号のフレーム差を求めその絶対値を積分する積分回路と、ある設定レベルを外部からの接続機器情報によってコントロールをおこなう比較レベル発生回路と、前記積分回路の出力と前記比較レベル発生回路の出力を比較する比較回路と、インターレース信号から倍速ノンインターレース信号に変換する表示処理回路をコントロールする信号を前記比較回路の出力から発生する位相検出回路及び時間フィルタとを具備することで通常信号での誤検出を防ぐことができる。

【0024】請求項9記載の発明は、前記比較レベル発生回路がレベルコントロール回路と値が急激に変化しないようにするための時間フィルタで構成することでノイズによる影響をなくしノイズの多い信号でもテレビネ映像信号と検出できる。

【0025】(実施の形態1)以下、本発明の請求項1～9に記載された発明の実施の形態について図1～図5、図8～図10を用いて説明する。

【0026】図1において、1001はインターレース信号を倍速のノンインターレース信号に変換する表示処理回路、1002はフィルムモードを検出するフィルムモード検出回路、1003はノイズ検出回路、1004は番組情報を検出する番組情報検出回路である。図2において2001はフレームメモリ、2002は減算回路、2003は積分回路、2004は設定レベルを接続機器情報とノイズレベルでコントロールする比較レベル発生回路、2005は比較回路、2006は位相検出回路及び時間フィルタである。

【0027】図5において5001、5002はフィールドメモリ、5003は動き検出回路、5004は動画処理回路、5005はMIX回路、5006は切換回路、5007は倍速処理回路である。図9において9001はレベルコントロール回路、9002は時間フィルタである。

タである。

【0028】以上のように構成されたテレビジョン受像機について、以下その動作を説明する。図1において入力された映像信号(a1)は表示処理回路1001とフィルムモード検出回路1002とノイズ検出回路1003と番組情報検出回路1004に同時に入力される。ノイズ検出回路1003では入力信号(a1)のノイズ量が検出され出力される(c1)。

【0029】また番組情報検出回路1004では例えば映画、アニメ、ドラマ、スポーツ等といったジャンル情報等が検出され出力される(b1)。フィルムモード検出回路1002では、入力映像信号(a1)が2-3プルダウン方式で形成されたテレシネ映像信号であるかを検出し静止固定信号(e1)、補正信号(f1)を出力する。検出する際ノイズ検出回路1003の出力信号(c1)、番組情報検出回路1004の出力信号(b1)、外部からの接続機器情報(d1)を用いる。

【0030】そして表示処理回路1001においてフィルムモード検出回路6001の出力信号である静止固定信号(e1)、補正信号(f1)を用い入力映像信号(a1)であるインターレース信号から倍速のノンインターレース信号(g1)に変換し出力することとなる。

【0031】さらにフィルムモード検出回路1002について詳細に説明する。図2において入力された映像信号(a1)とフレームメモリ2001で1フレーム遅延した信号(f2)の減算を減算回路2002において画素単位で行い出力する(g2)。そして積分回路2003で絶対値をとりフレーム差情報をフィールド内で積分し出力する(h2)。

【0032】入力された映像信号(a1)が2-3プルダウン方式で形成されたテレシネ映像信号であるときには図4のように積分回路の出力信号(h2)は5フィールドに一度「0」となることが判る。これはテレシネ映像信号が図4のように5フィールドに一度同じ信号が伝送されていることを示している。また「0」以外のフィールドの値は検出としてフレーム差分を用いているため図3のように動きの大きい映像のときは大きな値となり、動きの小さい映像のときは小さな値となる。

【0033】また完全に静止している映像では「0」となる。ここまでの動作は従来例と同様である。次に比較回路2005で積分回路2005の出力信号(i2)を2値化する。この2値化するための比較レベルを比較レベル発生回路2004で発生する。比較レベル発生回路2004においてノイズの多い信号では図8のように2-3プルダウン方式で形成されたテレシネ映像信号の同じ信号が伝送されているにも関わらずノイズにより差が発生し値が大きくなり比較レベル(e2)より大きくなってしまいうためテレシネ映像信号であることが検出できない。

【0034】この比較レベルを単に大きくするとノイズ

の多い信号でもテレシネ映像であると検出できるようになるが欠点としてノイズのない信号のとき動きの小さいときに検出できなくなり、その結果としてテレシネ映像信号の検出に時間がかかることになる。したがって、本発明では入力映像信号のノイズ量により設定レベル(e2)をコントロールを行い、ノイズの多いときは比較設定レベル(i2)を大きくし出力する。

【0035】また、テレビ受像機に接続される機器が何であるかによっても設定レベル(e2)をコントロールする。これはDVDなどのデジタル機器では非常にノイズが少ないため設定レベルを下げるができるためである。また番組情報検出回路の出力の番組情報(b1)を用いることによってもそのコントロールを行うことができる。

【0036】さらに比較レベル発生回路について説明する。レベルコントロール回路9001では上述のような設定レベルのコントロールが行われて図10の(a9)のように出力される。しかしながらノイズ量などがフィールド間で大きく変化するとき、その影響で図10の波線のように検出が正しく行えなくなる。したがって、時間フィルタ9002においてその急激なレベル変化を抑え比較レベル(i2)のように出力する。

【0037】そして正しい比較回路の出力信号(j2)が得られることとなる。次に比較回路2005で2値化された信号(j2)から位相検出回路及び時間フィルタ2006において先述の5フィールドの繰り返しを検出し、安定動作を行うための時間フィルタを行う。このときに番組情報(b1)のジャンル情報などを用い、テレシネ映像信号の確率が高い映画やアニメのときのみテレシネ映像信号検出を行い、それ以外のときはその検出を禁止することで通常信号での誤検出を防ぐことができる。

【0038】また禁止することまでしなくても、時間フィルタなどの時定数などを番組情報でコントロールすることで通常信号での誤検出を防ぐことが可能となる。

【0039】そして位相検出回路及び時間フィルタ2006の出力信号である静止固定信号(e1)と補正信号(f1)を用いて表示処理回路1001においてインターレース信号から倍速のノンインターレース信号に変換するが、従来例の動作と全く同じであるため説明を省略する。

【0040】

【発明の効果】以上の実施の形態からも明らかなように、本発明によればノイズ検出回路、番組情報検出回路、フィルムモード検出回路、表示処理回路の構成でノイズの多い信号でもテレシネ映像信号が検出でき、また通常信号では誤検出することがなく、実用上きわめて有利なものである。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態のテレビジョン受像

機のブロック図

【図2】本発明の第1の実施の形態のフィルムモード検出回路のブロック図

【図3】本発明の第1の実施の形態を説明するための波形図

【図4】本発明の第1の実施の形態を説明するためのタイミング図

【図5】本発明の第1の実施の形態の表示処理回路のブロック図

【図6】従来のテレビジョン受像機のブロック図

【図7】従来のフィルムモード検出回路のブロック図

【図8】従来のテレビジョン受像機の動作を説明するための波形図

【図9】本発明の第1の実施の形態の比較レベル発生回路のブロック図

【図10】本発明の第1の実施の形態を説明するための波形図

【符号の説明】

1001 表示処理回路

1002 フィルムモード検出回路

1003 ノイズ検出回路

1004 番組情報検出回路

2001 フレームメモリ

2002 減算回路

2003 積分回路

2004 比較レベル発生回路

2005 比較回路

2006 位相検出回路、時間フィルタ

5001、5002 フィールドメモリ

5003 動き検出回路

5004 動画処理回路

5005 MIX回路

5006 切換回路

5007 倍速処理回路

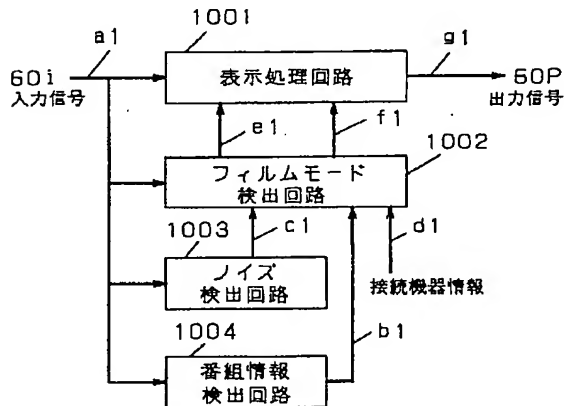
6001 フィルムモード検出回路

7001 位相検出、時間フィルタ

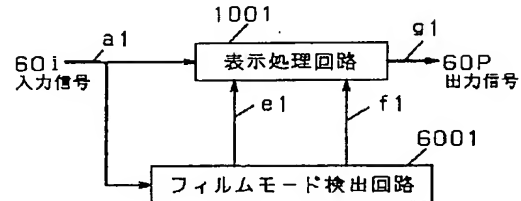
9001 レベルコントロール回路

9002 時間フィルタ

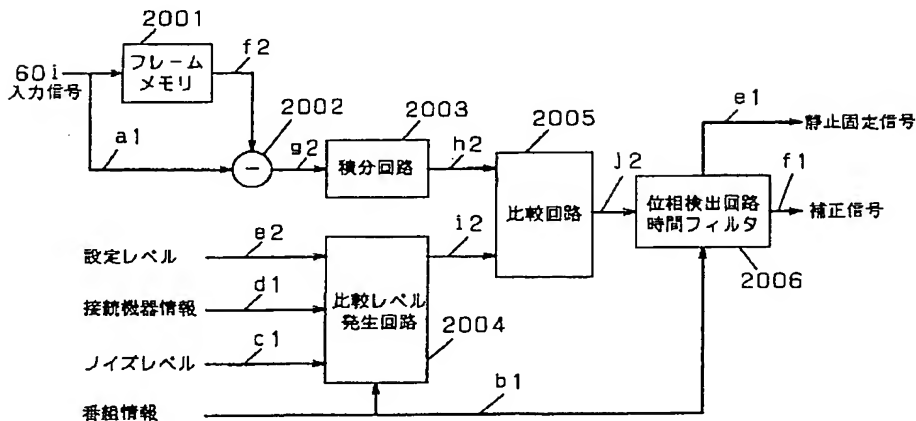
【図1】



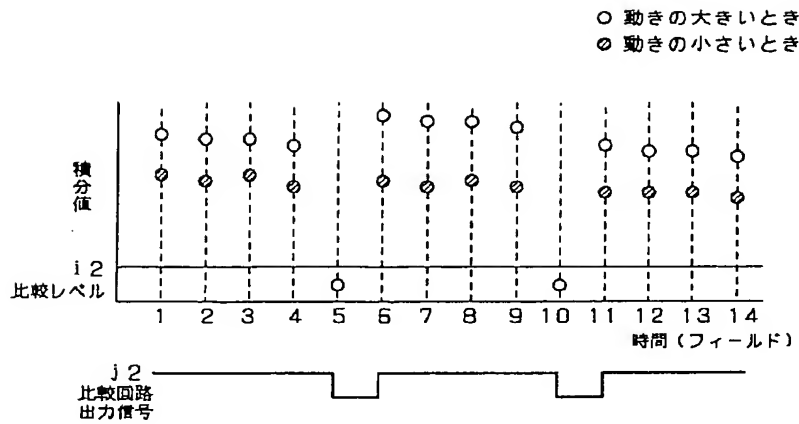
【図6】



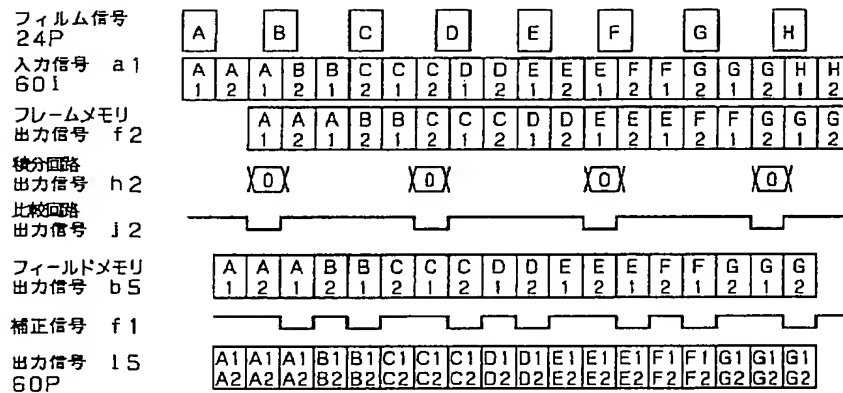
【図2】



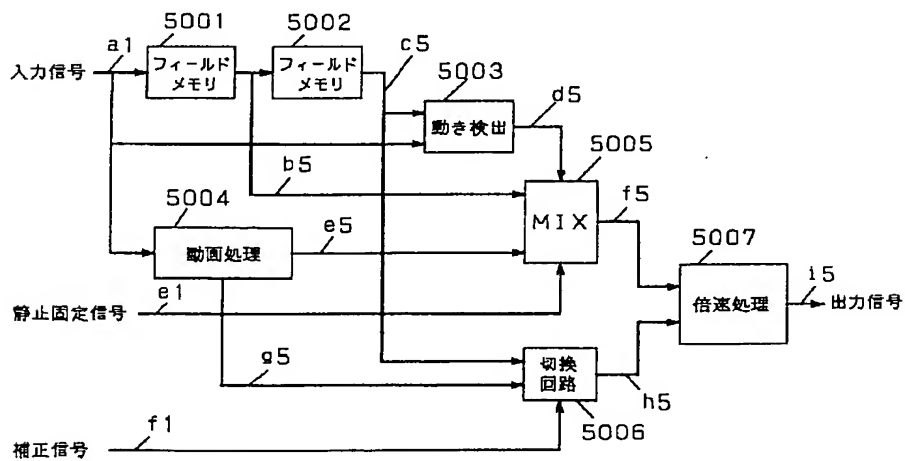
【図3】



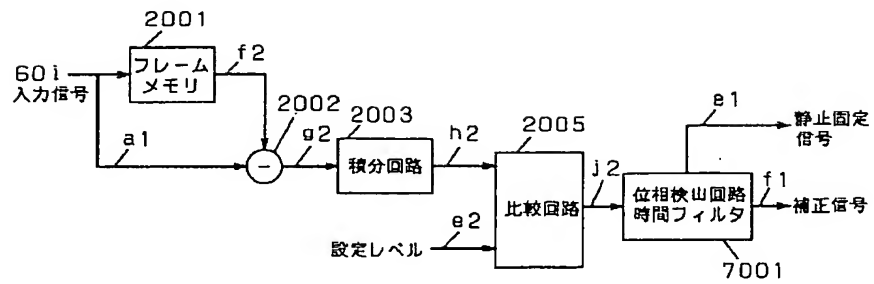
【図4】



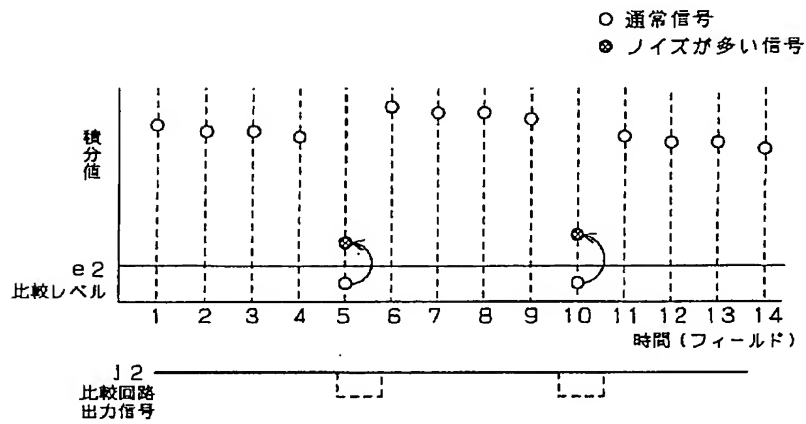
【図5】



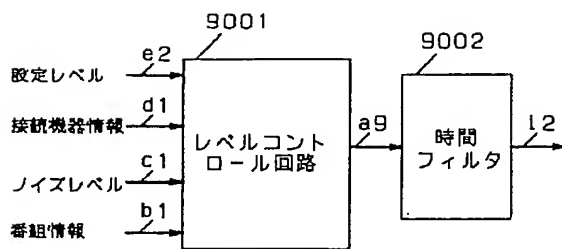
【図7】



【図8】



【図9】



【図10】

